

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5302138号
(P5302138)

(45) 発行日 平成25年10月2日(2013.10.2)

(24) 登録日 平成25年6月28日(2013.6.28)

(51) Int.Cl.

F I

A 6 1 B 1/04 (2006.01)

A 6 1 B 1/04 3 7 2

G 0 2 B 23/24 (2006.01)

G 0 2 B 23/24 B

H 0 4 N 5/225 (2006.01)

H 0 4 N 5/225 D

請求項の数 10 (全 15 頁)

(21) 出願番号 特願2009-200734 (P2009-200734)
 (22) 出願日 平成21年8月31日(2009.8.31)
 (65) 公開番号 特開2011-50496 (P2011-50496A)
 (43) 公開日 平成23年3月17日(2011.3.17)
 審査請求日 平成23年11月30日(2011.11.30)

(73) 特許権者 304050923
 オリンパスメディカルシステムズ株式会社
 東京都渋谷区幡ヶ谷2丁目43番2号
 (74) 代理人 100076233
 弁理士 伊藤 進
 (72) 発明者 三谷 貴彦
 東京都渋谷区幡ヶ谷2丁目43番2号 オ
 リンパスメディカルシステムズ株式会社内
 (72) 発明者 山下 知暁
 東京都渋谷区幡ヶ谷2丁目43番2号 オ
 リンパスメディカルシステムズ株式会社内
 (72) 発明者 河内 昌宏
 東京都渋谷区幡ヶ谷2丁目43番2号 オ
 リンパスメディカルシステムズ株式会社内

最終頁に続く

(54) 【発明の名称】 撮像装置及び電子内視鏡

(57) 【特許請求の範囲】

【請求項 1】

撮像素子と、

この撮像素子が接続され、前記撮像素子の背面側に延出される第1の基板と、

前記撮像素子専用の電源を構成する撮像素子用受動素子と、

少なくとも前記撮像素子の出力信号を処理する能動素子と、

前記能動素子の専用の電源を構成する能動素子用受動素子と、

前記第1の基板が接続される撮像素子固定領域、前記撮像素子用受動素子と前記能動素子と前記能動素子用受動素子とが搭載される素子実装領域、及び複数のケーブル接続用ランドとして少なくとも撮像素子電源用電線の電源線が接続される撮像素子用電源ランドと能動素子用電線の電源線が接続される能動素子用電源ランドとが設けられるケーブル接続領域を備える第2の基板と、を具備し、

前記第2の基板に、前記撮像素子の背面側から順に、前記撮像素子用受動素子、前記能動素子、前記能動素子用受動素子、前記ケーブル接続領域を配置したことを特徴とする撮像装置。

【請求項 2】

前記ケーブル接続領域は、グランド線が接続されるグランドランドと、その他の信号線が接続される信号線ランドと、を具備することを特徴とする請求項1記載の撮像装置。

【請求項 3】

前記撮像素子用受動素子は、前記第1の基板、若しくは前記第2の基板と同一寸法以下

10

20

の辺を有することを特徴とする請求項 1 記載の撮像装置。

【請求項 4】

前記能動素子は、前記第 1 の基板、若しくは前記第 2 の基板と同一寸法以下の辺を有することを特徴とする請求項 1 記載の撮像装置。

【請求項 5】

前記第 2 の基板は積層基板であり、この積層基板に前記撮像素子固定領域と、前記素子実装領域と、前記ケーブル接続領域とを設ける構成において、

前記素子実装領域内の最も基板の層数が多い領域に、接続端子の多い能動素子を配置することを特徴とする請求項 1 記載の撮像装置。

【請求項 6】

前記積層基板の両面に前記素子実装領域を設ける構成において、

前記素子実装領域は、双方の面において、前記ケーブル接続領域及び前記撮像素子固定領域よりも面積が大きいことを特徴とする請求項 5 記載の撮像装置。

【請求項 7】

前記能動素子の接続端子は、前記積層基板に形成されたビアホールにかからないように形成されることを特徴とする請求項 5 又は請求項 6 に記載の撮像装置。

【請求項 8】

前記積層基板の両面に素子実装領域を備え、それぞれの素子実装領域に素子間で信号の授受を行う能動素子をそれぞれ搭載する構成において、

一方の面に搭載される能動素子と他方の面に搭載される能動素子とは、前記積層基板の配線層に対して垂直な方向においてオーバーラップ部を有することを特徴とする請求項 6 に記載の撮像装置。

【請求項 9】

前記積層基板が備える両面の前記素子実装領域にそれぞれ搭載される能動素子は、一方が前記撮像素子の出力信号を処理する出力信号処理素子であって、他方が撮像素子駆動用素子であることを特徴とする請求項 8 記載の撮像装置。

【請求項 10】

請求項 1 乃至請求項 9 のいずれか 1 項に記載した撮像装置を用いた電子内視鏡。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像素子、基板、撮像素子用受動素子、能動素子、及び能動素子用受動素子を備えた撮像装置に関する。

【背景技術】

【0002】

医療分野及び工業分野において、内視鏡が広く利用されている。内視鏡には観察光学系として撮像装置を備えた所謂電子内視鏡がある。電子内視鏡では、患者の体腔内、或いはジェットエンジン内部等の内視鏡画像を、外部装置であるモニタ等の表示装置に表示させて観察を行える。

【0003】

例えば、特許文献 1 には、固体撮像素子と、対物レンズユニットと、能動素子である IC と、受動素子である電源用電子部品等が搭載された回路基板と、信号ケーブルとを備える固体撮像装置が示されている。この撮像装置では、撮像素子の駆動電圧が例えば 8 V ~ 10 V の範囲で、IC の駆動電圧が例えば 10 V ~ 12 V の範囲であった場合、電源用電子部品によって双方に共通な 10 V を供給している。この構成では、1 つの電源用電子部品を、撮像素子と能動素子とで共用することによって、撮像装置の小型化を図れる構成になっていた。

【0004】

近年、電子内視鏡、特に医療用の電子内視鏡においては、挿入部の細径化と共に内視鏡画像の高画質化が求められている。

10

20

30

40

50

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2003-305004号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、高画質化が望まれる電子内視鏡では、撮像装置に搭載される能動素子等電子部品の数が多くなることによって撮像装置が大型になるおそれがあると共に、複数の能動素子から発生する熱によって撮像装置の温度が上昇する懸念があった。そのため、高画質化が望まれる電子内視鏡の撮像装置においては、小型化を損なうことなく、ノイズ等の温度依存する特性をいかに改善するかが課題になっている。

10

【0007】

本発明は上記事情に鑑みなされたもので、小型で、高画質の画像を得る撮像装置を提供することを目的にしている。

【課題を解決するための手段】

【0008】

本発明の撮像装置は、撮像素子と、この撮像素子が接続され、前記撮像素子の背面側に延出される第1の基板と、前記撮像素子専用電源を構成する撮像素子用受動素子と、少なくとも前記撮像素子の出力信号を処理する能動素子と、前記能動素子の専用電源を構成する能動素子用受動素子と、前記第1の基板が接続される撮像素子固定領域、前記撮像素子用受動素子と前記能動素子と前記能動素子用受動素子とが搭載される素子実装領域、及び複数のケーブル接続用ランドとして少なくとも撮像素子電源用電線の電源線が接続される撮像素子用電源ランドと能動素子用電線の電源線が接続される能動素子用電源ランドとが設けられるケーブル接続領域を備える第2の基板と、を具備し、前記第2の基板に、前記撮像素子の背面側から順に、前記撮像素子用受動素子、前記能動素子、前記能動素子用受動素子、前記ケーブル接続領域を配置している。

20

【0009】

この構成によれば、撮像素子用受動素子、能動素子、能動素子用受動素子、ケーブル接続用ランドを、撮像素子の背面側に各素子の機能に最適な順で配置したことによって、配線の取り回しを単純化して撮像装置の小型化を図れる。また、撮像素子及び能動素子に専用の電源である撮像素子用受動素子及び能動素子用受動素子を設けたことによって、撮像素子及び能動素子をそれぞれ最低限の電圧で駆動させて、省電力化を実現して発熱量の低減を図れる。

30

【発明の効果】

【0010】

本発明によれば、小型化が可能で、高画質の画像を得られる撮像装置を実現することができる。

【図面の簡単な説明】

【0011】

40

【図1】図1から図8は本発明の第1実施形態に係り、図1は撮像装置を備える電子内視鏡を含む内視鏡システムを説明する図

【図2】撮像装置の構成を説明する図

【図3】図2の撮像素子ユニットを矢印A方向から見たときの図

【図4】ケーブル接続領域に設けられたケーブル接続用ランドを説明する図

【図5】駆動系の信号を伝送する同軸線の構成を説明する斜視図

【図6】図5の同軸線の中心軸に対して直交する断面図

【図7】撮像素子用バイパスコンデンサを第2回路基板に設けた構成の撮像素子ユニットを説明する図

【図8】撮像素子の直近で積層基板側に電氣的に接続される第1インナーリードと、それ

50

以外のインナーリードとを交互にした第１回路基板を説明する図

【図９】撮像素子の直近で積層基板側に電氣的に接続される第１インナーリードを一側面側に集約した第１回路基板を説明する図

【図１０】図１０－図１３は本発明の第２実施形態に係り、図１０は２つの能動素子を第２回路基板に搭載した構成の撮像素子ユニットを説明する図

【図１１】凹部の開口側から見える基板面にグランド層及び電源層を設けた基板を説明する図

【図１２】ケーブル接続用ランドに接続される各線と接続状態を説明する図

【図１３】図１２の構成と異なるケーブル接続用ランドに接続される各線とその接続状態を説明する図

【発明を実施するための形態】

【００１２】

以下、図面を参照して本発明の撮像装置を説明する。

図１に示す電子内視鏡システム１は、本発明の撮像装置を備える電子内視鏡（以下、内視鏡と略記する）２と、光源装置３と、ビデオプロセッサ４と、表示装置であるモニタ５とを備えて構成されている。内視鏡２は、長尺で細長な挿入部９と、操作部１０と、電気ケーブルであるユニバーサルケーブル１７とを備えて構成されている。

【００１３】

内視鏡２の挿入部９は、先端から順に、先端部６、湾曲部７、可撓管部８を連設して構成されている。操作部１０は、挿入部９を構成する可撓管部８の基端側に連設されている。操作部１０には、挿入部９の湾曲部７を湾曲操作するための湾曲操作ノブ１１、送気送水ボタン１４ａ、吸引ボタン１４ｂ、各種内視鏡機能のスイッチ１５等が設けられている。湾曲操作ノブ１１は、湾曲部７を上下方向に湾曲操作するための上下湾曲操作ノブ１２と、湾曲部７を左右方向に湾曲操作するための左右湾曲操作ノブ１３とを備えている。

【００１４】

符号１６は処置具チャンネル挿通部であり、処置具チャンネルに連通する開口である。各種処置具は、処置具チャンネル挿通部１６を介して処置具チャンネルに挿通される。

【００１５】

操作部１０から延出されるユニバーサルケーブル１７は、その端部に光源装置３に着脱自在な内視鏡コネクタ１８を有している。内視鏡コネクタ１８には映像用ケーブル１９の映像用コネクタ１９Ｂが着脱自在に接続される。映像用ケーブル１９の他端部にはプロセッサ用コネクタ１９Ａが備えられており、ビデオプロセッサ４に着脱自在である。

【００１６】

ビデオプロセッサ４は、内視鏡画像を表示するモニタ５と電氣的に接続される。ビデオプロセッサ４は、内視鏡２の撮像装置によって光電変換されて伝送された撮像信号を最適な映像信号に処理してモニタ５に出力する。

【００１７】

なお、本実施形態の内視鏡２は、ライトガイドバンドルによって、光源装置３から先端部６まで照明光を伝送するタイプである。符号２１は観察窓を構成する第１レンズであり、撮像装置を構成する。符号２２は照明窓であり、ライトガイドバンドルによって伝送された照明光が観察部位に向けて照射される。符号２３は先端開口であり、処置具チャンネルの先端側開口と吸引用開口とを兼ねている。符号２４はノズルであり、第１レンズ２１に向けて洗浄液、或いは空気を噴出して、第１レンズ２１の表面に付着した体液等を除去する。

【００１８】

図２に示すように撮像装置３０は、対物レンズユニット４０と撮像素子ユニット５０とを備えて構成されている。対物レンズユニット４０は、第１レンズ２１、第２レンズ４１、第３レンズ４２、第４レンズ４３等の光学レンズと、フレア絞り４４、複数の調整絞り４５、間隔環４６、固定環４７等の光学部材と、これらレンズ２１、４１、４２、４３、絞り４４、４５及び環４６、４７を固設するレンズ枠４８とを備えて構成されている。

10

20

30

40

50

【 0 0 1 9 】

本実施形態において、フレア絞り 4 4 の開口は例えば ϕA であり、調整絞り 4 5 の開口は ϕA より十分に大きな ϕB である。この構成において、フレア絞り 4 4 には通常黒処理が施される。一方、調整絞り 4 5 については厚み寸法及び径寸法が黒処理の厚みの分、公差等に微妙な影響を与えることを防止するため、黒処理を不要にしている。

【 0 0 2 0 】

また、本実施形態において、レンズ枠 4 8 に配設されるレンズ 4 1、4 2、4 3、間隔環 4 6 は、その周囲に接着剤を塗布することなく、固定環 4 7 で最後部の第 4 レンズ 4 3 を押圧し、その押圧状態を保持するように接着剤 4 9 で固定環 4 7 をレンズ枠 4 8 に固定して、レンズ 4 1、4 2、4 3、間隔環 4 6 を所定の位置に配置させる構成にしている。

10

【 0 0 2 1 】

この構成によれば、固定環 4 7 をレンズ枠 4 8 に固定してレンズ 4 1、4 2、4 3 等をレンズ枠 4 8 に対して固定する構成であるため、レンズ 4 2 とレンズ 4 3 との接合面を接着剤 4 9 が硬化する際に生じる膨張、収縮によって剥離する不具合を防止することができる。

【 0 0 2 2 】

一方、撮像素子ユニット 5 0 は、撮像ホルダ 5 1 と、撮像素子 5 2 と、第 1 基板 5 3 と、第 2 の基板である積層基板 5 4 と、複合ケーブル 5 5 と、撮像装置外装枠（以下、撮像枠と記載する）撮像枠 5 6 とを主に備えて構成されている。

【 0 0 2 3 】

なお、撮像枠 5 6 内には例えば絶縁性の封止樹脂（不図示）が充填される。封止樹脂は、基板 5 3、5 4 と撮像素子 5 2 との電気的な接続部の周囲、積層基板 5 4 に実装された素子の周囲、及び撮像素子 5 2 の周囲、複合ケーブル 5 5 と積層基板 5 4 との接続部を封止する。

20

【 0 0 2 4 】

図 2 - 図 4 を参照して撮像素子ユニット 5 0 の詳細を説明する。

図 2 に示す撮像素子 5 2 は、CCD (Charge Coupled Device)、CMOS (Complementary Metal - Oxide Semiconductor) 等である。撮像素子 5 2 の撮像面側には、例えば 2 枚の光学部材であるガラスリッド 5 7 a、芯出しカバーガラス 5 7 b が接着固定されている。撮像素子 5 2 の撮像面側にガラスリッド 5 7 a が配置されている。

30

【 0 0 2 5 】

撮像ホルダ 5 1 は、例えばステンレス鋼で形成されている。撮像ホルダ 5 1 の内面所定位置には、撮像素子 5 2 に配設された芯出しカバーガラス 5 7 b が接着によって一体的に固定される。また、ガラスリッド 5 7 a の周囲にも接着剤 2 5 が均等に塗布されている。つまり、撮像素子 5 2 は、芯出しカバーガラス 5 7 b、ガラスリッド 5 7 a を介して撮像ホルダ 5 1 に固定される。

【 0 0 2 6 】

撮像ホルダ 5 1 の先端部内面には、レンズ枠 4 8 の基端部が嵌合して配置される。レンズ枠 4 8 と撮像ホルダ 5 1 とは、ピント等の位置調整を完了した後、例えば接着剤、或いは半田 2 6 によって接合固定される。

40

【 0 0 2 7 】

本実施形態において、撮像ホルダ 5 1 の嵌合部内周面、又はレンズ枠 4 8 の嵌合部外周面の一方にだけ黒処理が施されている。この構成によれば、撮像ホルダ 5 1 の嵌合部内周面、及びレンズ枠 4 8 の嵌合部外周面の両面に黒処理を施した場合に比べて、黒処理の厚みによって嵌合部の嵌め合いが変化する不具合を防止することができる。また、撮像ホルダ 5 1 とレンズ枠 4 8 との位置調整を行った際に、黒処理部がこすれることによって黒処理されたメッキがゴミとして発生してユニット内に混入することを防止することができる。

【 0 0 2 8 】

50

第1基板53は、柔軟性を有する例えばフレキシブルプリント基板であり、撮像素子52の撮像面の裏面である撮像素子背面側に延出されている。第1基板53は折り曲げ部53aを有し、その折り曲げ部53aで折り曲げられて撮像素子52の撮像面側に設けられている素子側ランド(不図示)と基板一端側に設けられた基板側ランドとが接続されている。

【0029】

本実施形態において、第1基板53は、撮像素子52と積層基板54とを接続する接続部と、一体に固定する固定部とを兼ねている。

【0030】

図2、図3に示す積層基板54は、撮像素子固定領域60aと、素子実装領域60bと、ケーブル接続領域60cとを備えている。

撮像素子固定領域60aには第1基板接続ランド(不図示)が設けられ、第1基板53の図示しない配線に設けられたランドが接続される。素子実装領域60bには後述するランド71、72、73が設けられ、撮像素子電源用バイパスコンデンサ(以下、撮像素子用パスコンと略記する)61と、IC62と、IC電源用バイパスコンデンサ(以下、IC用パスコンと略記する)63とが搭載される。ケーブル接続領域60cには後述する複数のケーブル接続用ランドが設けられている。複数のケーブル接続用ランドには、複合ケーブル55内を挿通する複数の信号線のうち、それぞれに対応する信号線が接続される。複合ケーブル55内には電源線及びグランド線を備える撮像素子電源用電線55a、IC電源用電線55bと、映像信号用同軸線56aと、駆動信号用同軸線とが挿通されている。

【0031】

撮像素子用パスコン61は、撮像素子52に配線(不図示)及びビアホール(不図示)を介して接続された撮像素子専用電源を構成する撮像素子用受動素子である。撮像素子用パスコン61は、破線に示す撮像素子用パスコンランド71に接続されて、撮像素子52の直近である撮像素子背面近傍に配置される。撮像素子用パスコン61は、撮像素子52に対して最適な規格なものが使用され、本実施形態の撮像素子用パスコン61は撮像素子52の幅寸法と同一寸法以下の長辺を有している。そして、その長辺を撮像素子52の幅方向に一致させて、積層基板54に搭載されている。

【0032】

IC62は能動素子であって、撮像素子52から出力される撮像素子出力信号の処理を行う出力信号処理素子である。IC62は、多数の接続端子(不図示)を有し、それぞれの接続端子を所定のIC用ランド72にバンプ(不図示)を介して接続して、撮像素子用パスコン61の後方であるケーブル接続領域60c側に配設されている。IC62も、撮像素子52の幅寸法と同一寸法以下の長辺を有しており、その長辺を撮像素子52の幅方向に一致させて、積層基板54に搭載されている。

なお、接続端子は、IC62が素子実装領域60b実装面に対して傾くことなく所定の状態で確実に配置されるように積層基板54に形成されたビアホール74にかからないように形成されている。

【0033】

IC用パスコン63は、IC62に配線及びビアホールを介して接続されたIC専用電源を構成する能動素子用受動素子である。IC用パスコン63は、破線に示すIC用パスコンランド73に接続されて、IC62の直近であってIC62の後方であるケーブル接続領域60c側に配設される。IC用パスコン63は、IC62に対して最適な規格なものが使用される。そのため、本実施形態においてIC用パスコン63は、撮像素子用パスコン61に比べて小型であり、長手方向を幅方向に向けて、積層基板54に搭載されている。

【0034】

このように、撮像素子用パスコン61、IC62の幅寸法を撮像素子52の幅寸法と同一寸法以下とすることによって、積層基板54の長さが必要以上に長くなることを防止している。また、積層基板54に撮像素子用パスコン61、IC62、IC用パスコン63

を撮像素子 5 2 側から順に容易に整列させて配設することができる。

【 0 0 3 5 】

ケーブル接続領域 6 0 c は、I C 用パスコン 6 3 の後方に位置して、素子実装領域 6 0 b より基端側である。図 3、図 4 に示すようにケーブル接続領域 6 0 c の一面 6 4 u 側及び他面 6 4 d 側には、例えば 7 つのケーブル接続用ランド 6 5 a、6 5 b、6 5 c、6 6 a、6 6 b、6 6 c、6 6 d が設けられている。

【 0 0 3 6 】

例えば、符号 6 5 a は撮像素子用電源ランドであり、符号 6 5 b は I C 用電源ランド、符号 6 5 c は電源用グラウンドランド、符号 6 6 a は映像信号用グラウンドランド、符号 6 6 b は映像信号用ランド、符号 6 6 c は駆動信号用ランド、符号 6 6 d は駆動信号用グラウンドランドである。

10

【 0 0 3 7 】

一面 6 4 u 側のランド 6 5 a、6 5 b、6 5 c には単線である撮像素子電源用電線 5 5 a 及び I C 電源用電線 5 5 b が接続される。具体的には、撮像素子電源用電線 5 5 a の電源線 5 5 a 1 が撮像素子用電源ランド 6 5 a に接続され、そのグラウンド線 5 5 a 2 が電源用グラウンドランド 6 5 c に接続される。また、I C 電源用電線の電源線 5 5 b 1 が I C 用電源ランド 6 5 b に接続され、そのグラウンド線 5 5 b 2 が電源用グラウンドランド 6 5 c に接続される。つまり、電源用グラウンドランド 6 5 c には、撮像素子電源用電線及び I C 電源用電線のグラウンド線 5 5 a 2、5 5 b 2 が接続される。

【 0 0 3 8 】

20

他面 6 4 d 側のランド 6 6 a、6 6 b、6 6 c、6 6 d には映像信号用同軸線 5 6 a 及び駆動信号用同軸線が接続される。具体的には、映像信号用同軸線 5 6 a の外部導体が映像信号用グラウンドランド 6 6 a に接続され、その内部導体が映像信号用ランド 6 6 b に接続される。また、駆動信号用同軸線の内部導体が駆動信号用ランド 6 6 c に接続され、その外部導体が駆動信号用グラウンドランド 6 6 d に接続される。

【 0 0 3 9 】

そして、ケーブル接続用ランド 6 5 a、6 5 b、6 5 c と撮像素子用パスコン 6 1 の撮像素子用パスコンランド 7 1 及び I C 用パスコン 6 3 の I C 用パスコンランド 7 3 とは積層基板 5 4 に設けられている図示しない配線、ビアホール等を介して接続されている。

【 0 0 4 0 】

30

また、ケーブル接続用ランド 6 6 a、6 6 b、6 6 c、6 6 d と撮像素子 5 2 の図示しない素子側ランドとが、回路基板 5 3、5 4 にそれぞれ設けられている図示しない配線、積層基板 5 4 に設けられている図示しないビアホール、積層基板 5 4 に搭載された I C 6 2 を介して接続されている。

【 0 0 4 1 】

複合ケーブル 5 5 内には、ケーブル接続用ランド 6 5 a、6 5 b、6 5 c、6 6 a、6 6 b、6 6 c、6 6 d にそれぞれ接続される複数の単線、或いは同軸線が挿通されている。本実施形態において、駆動系の信号を伝送する同軸線は、複合ケーブル 5 5 の中心軸近傍に配置される。すなわち、駆動系の信号を伝送する同軸線の周囲に、他の単線、他の同軸線を配置して、駆動系の信号を伝送する同軸線の内部導体をより強固に遮蔽している。

40

【 0 0 4 2 】

一般に、同軸線の外部導体は、細い銅線を編んだ編組線として構成されている。しかし、本実施形態において、駆動系の信号を伝送する同軸線は、図 5、図 6 に示す構成である。

【 0 0 4 3 】

図 5、図 6 に示すように本実施形態の同軸線 3 1 は、内部導体 3 2 と、内部導体 3 2 の周囲に設けられた絶縁体 3 3 と、外部導体 3 4 と、外部導体 3 4 を被覆するシース 3 5 とで構成されている。本実施形態の外部導体 3 4 は、遮蔽効果を高めるために、銅線を例えば径方向に対して二重巻きにして構成されている。

【 0 0 4 4 】

50

このことによって、絶縁体 33 に巻回された一巻き目 34 a の隣り合う銅線が形成する凹み部に、二巻き目 34 b を構成する銅線を配置することによって、隣り合う銅線同士の間の隙間が銅線によって塞がれて、遮蔽効果を大幅に向上させて放射ノイズを低減することができる。

そして、本実施形態の複合ケーブル 55 においては、このように構成した同軸線 31 を複合ケーブル 55 の中心軸近傍に配置している。

【0045】

撮像枠 56 は、撮像素子 52、電子部品を実装した積層基板 54、複合ケーブル 55、の先端部等を覆い包む。撮像枠 56 は、例えば、ステンレス製で長形状の 1 枚の薄板を丸めて、或いは折り曲げて所定形状に形成される。

10

【0046】

このように、撮像素子を駆動する電源及び IC を駆動する電源を、それぞれ専用にしたことによって、撮像素子及び IC をそれぞれ最低の電圧で駆動させて小電力化を実現できると共に、電源ノイズ低減を図ることができる。

【0047】

このことによって、撮像装置の発熱が防止されることによって撮像素子の温度依存特性の改善、及び電源電圧を安定化することにより、電源ノイズが映像信号を劣化させることを防止して高画質の画像を安定して得られる。

【0048】

また、撮像素子の背面側に配置される積層基板に撮像素子固定領域、素子実装領域、ケーブル接続領域を設け、撮像素子側から順に撮像素子用パソコンランド、IC 用ランド、IC 用パソコンランド、及び複数のケーブル接続用ランドを設け、各素子を所定の方向に向けて配置する構成にしたことによって、撮像素子からケーブル接続部に至る配線の取り回しを効率良く、言い換えれば単純化することができる。

20

【0049】

このことによって、撮像素子、IC を駆動する電源をそれぞれ専用に設けることによって、素子点数が増加する構成にもかかわらず、基板上から配線を引き戻すためのスペース、配線を迂回させるためのスペースを無くして、基板が長くなること、或いは面積が大きくなることを防止して撮像装置の小型化を図れる。

【0050】

また、配線密度の高い素子実装領域を撮像素子固定領域及びケーブル接続領域よりも広く形成することで、積層基板内に信号間のクロストークを防止するグランド層を十分に形成することができるので、画質向上を図れる。

30

【0051】

なお、図 7 に示すように第 1 基板を TAB テープである第 1 回路基板 53 A で構成して、この第 1 回路基板 53 A に撮像素子用パソコン 61 を搭載する一方、第 1 回路基板 53 A に対向する積層基板 54 A の撮像素子固定領域 60 a 側に撮像素子用パソコン 61 が収納される凹部 54 c を設けて撮像素子ユニット 50 A を構成するようにしてもよい。

【0052】

撮像素子ユニット 50 A において、撮像素子 52 に電氣的に接続されている第 1 回路基板 53 A は、図 8 に示すように複数のインナーリード 53 c、53 d を備えている。インナーリード 53 c、53 d は、撮像素子 52 の直近で積層基板 54 A 側に電氣的に接続される第 1 インナーリード 53 c と、それ以外の例えば撮像素子用パソコン 61 に電氣的に接続される第 2 インナーリード 53 d とである。本実施形態において、第 1 インナーリード 53 c と、第 2 インナーリード 53 d とは交互に配置している。即ち、図 9 の撮像素子ユニット 50 A 1 に示すように第 1 インナーリード 53 c を一側面側に偏ること無く配置してある。

40

【0053】

これらの構成によれば、撮像素子用パソコン 61 が元あった位置側に、二点鎖線に示すように IC 62、IC 用パソコン 63 を移動させることによって、撮像素子ユニット 50

50

Aにおいては、積層基板54Aの長さを二点鎖線に示すように短くしてさらなる小型化を図ることができる。また、撮像素子ユニット50Aにおいては、インナーリード53c、53dを一方側に偏ることなくリード配置バランスを考慮した上で、電氣的に接続している。このことによって、TABテープ接続の強度を撮像素子ユニット50A1に比べて高め、安定した保持状態を得ることができる。

その他の作用及び効果は上述した実施形態と同様であり、上述した実施形態と同様の構成の部材には同符号を付して説明を省略している。

【0054】

図10 - 図13は本発明の第2実施形態に係り、図10は2つの能動素子を第2回路基板に搭載した構成の撮像素子ユニットを説明する図、図11は撮像素子用パズコンが搭載される基板表面に形成されたパターンを説明する図、図12はケーブル接続用ランドに接続される各線と接続状態を説明する図、図13は図12の構成と異なるケーブル接続用ランドに接続される各線とその接続状態を説明する図である。

図10に示すように本実施形態の撮像素子ユニット50Bの積層基板54Bは、両面に素子実装領域60b1、60b2を備えている。

【0055】

第2素子実装領域60b2側には、凹部54c1が設けられており、その凹部54c1には撮像素子用パズコン61Aが搭載されている。

凹部54c1に搭載される撮像素子用パズコン61は、撮像素子52の背面に近接して配設されている。

このことによって、撮像素子52と撮像素子用パズコン61との隙間に侵入する封止樹脂の量が少なくなる。すると、撮像素子52を薄板状に構成した場合に、封止樹脂の応力によって、撮像素子52が反る不具合、或いは撓む不具合等の変形を抑えて、撮像素子52とガラスリッド57aとの剥離を低減することができる。

【0056】

第1素子実装領域60b1側には、第1IC62Aと第1IC用パズコン63Aとが搭載され、第2素子実装領域60b2側には第2IC62Bと第2IC用パズコン63Bとが搭載されている。

第1IC62Aは能動素子であって、撮像素子52から出力される撮像素子出力信号の処理を行う相関二重サンプリング回路を構成する。IC62Aは、多数の接続端子（不図示）を有し、それぞれの接続端子を所定のIC用ランド（不図示）に接続して、撮像素子用パズコン61Aの後方であるケーブル接続領域60c側に配設されている。

【0057】

第2IC62Bは能動素子であって、撮像素子駆動用素子であるタイミングジェネレータである。第2IC62Bは、同期信号及びタイミングジェネレータ制御信号の入力に基づいて撮像素子駆動信号及び相関二重サンプリング回路用のサンプリング信号を発生し、撮像素子52及び第1IC62Aのそれぞれに撮像素子駆動信号及びサンプリング信号を供給する。つまり、本実施形態において、第1IC62Aと第2IC62Bとは信号授受を行う。

【0058】

第2IC62Bは、多数の接続端子（不図示）を有し、それぞれの接続端子を所定のIC用ランド（不図示）に接続して、撮像素子用パズコン61Aの後方であるケーブル接続領域60c側に配設されている。

多数の接続端子を有するIC62A、62Bは、積層基板54Bのうち層数の最も多い、素子実装領域中に配置されている。

【0059】

また、第1素子実装領域60b1に搭載された第1IC62Aと、第2素子実装領域60b2に搭載された第2IC62Bとは、配線層に対して垂直な方向において第1IC62Aと第2IC62Bとが長手方向で重なるオーバーラップ部70を有するように配設されている。オーバーラップ部70には、第1IC62Aと第2IC62Bとを直線的に接

続するビアホール 7 5 が設けられている。

【 0 0 6 0 】

第 1 I C 用パスコン 6 3 A は、第 1 I C 6 2 A に配線を介して接続された第 1 I C 専用電源を構成する能動素子用受動素子である。第 1 I C 用パスコン 6 3 A は、第 1 I C 6 2 A の直近であって第 1 I C 6 2 A の後方であるケーブル接続領域 6 0 c 側に配設されている。

【 0 0 6 1 】

第 2 I C 用パスコン 6 3 B は、第 2 I C 6 2 B に配線を介して接続された第 2 I C 専用電源を構成する能動素子用受動素子である。第 2 I C 用パスコン 6 3 B は、第 2 I C 6 2 B の直近であって第 2 I C 6 2 B の後方であるケーブル接続領域 6 0 c 側に配設されている。

10

【 0 0 6 2 】

図 1 1 示すように凹部 5 4 c 1 の開口側基板 5 4 d 面上には、グランド層 7 6 と電源層 7 7 とが設けられている。電源層 7 7 の撮像素子側には、撮像素子 5 2 に入力するためのビアホール 7 7 a が所定数設けられ、ケーブル接続領域側には図 1 2 で説明するケーブル接続用ランド 6 5 a 1、6 5 b 1、6 5 c 1 に対応するビアホール 7 7 b が設けられている。

【 0 0 6 3 】

一方、グランド層 7 6 の撮像素子側には撮像素子 5 2 に入力するためのビアホール 7 6 a が所定数設けられ、ケーブル接続領域側には図 1 2 で説明するケーブル接続用ランド 6 6 a 1、6 6 b 1、6 6 c 1、6 6 d 1 に対応するビアホール 7 6 b が設けられている。加えて、このグランド層 7 6 の中央付近には、第 1 I C 6 2 A と第 2 I C 6 2 B とを直線的に接続する前記ビアホール 7 5 が設けられている。そして、これらビアホール 7 5 の周囲にはグランド用のビアホール 7 8 g がそれぞれ設けられている。

20

【 0 0 6 4 】

なお、積層基板 5 4 B を構成する他の基板にも図示は省略するが、信号用の配線が形成されていない面には、グランド層及び電源層が設けられており、各グランド層同士は複数のビアホールを介して接続され、各電源層同士は複数のビアホールを介して接続されている。

そして、ビアホール 7 5 を囲むように、グランド用のビアホール 7 8 g、或いはビアホール 7 6 を設けることによって、ビアホール 7 5 によるクロストークを低減できる。

30

【 0 0 6 5 】

このように、第 2 基板の両面に素子実装領域を設け、それぞれの素子実装領域に信号授受を行う第 1 I C と第 2 I C を配設する場合、オーバーラップ部を設け、そのオーバーラップ部に第 1 I C と第 2 I C とを接続する配線を設ける。すると、第 1 I C と第 2 I C とが最短距離で接続されて、第 1 I C と第 2 I C との間における信号授受に遅延が発生することを確実に防止することができる。

【 0 0 6 6 】

このことによって、たとえ、ビデオプロセッサから出力された信号が鈍って送信された場合でも、撮像装置に設けられたタイミングジェネレータにて、撮像素子を駆動するのに十分な波形形状の信号を再生すると共に、劣化のない映像出力信号を出力することができる。

40

【 0 0 6 7 】

また、接続端子の多い第 1 I C、第 2 I C を層数の最も多い領域に配設したことによって、能動素子を追加した構成にもかかわらず、複数の基板を用いて配線を単純化して、基板の長さが長くなること、或いは基板の面積が大きくなることを防止して撮像装置の小型化を図ることができる。

また、基板の層数が最も厚く剛性の高い領域に I C を実装することで、I C と基板との接続不良による画質劣化を防止することができる。

【 0 0 6 8 】

50

なお、本実施形態の複合ケーブル 5 5 B は、複合ケーブル 5 5 が有する電源線及びグラウンド線を有する撮像素子電源用同軸線及び第 1 I C 電源用同軸線と、映像信号用同軸線と、第 1 I C 信号用同軸線とに加え、追加された第 2 I C 6 2 B に接続される第 2 I C 信号用同軸線、第 2 I C 用パスコン 6 3 に接続される、電源線及びグラウンド線を有する、第 2 I C 電源用同軸線とが備えられている。つまり、第 2 I C 信号用同軸線及び第 2 I C 電源用電線のみだけ複合ケーブル 5 5 B 内に挿通される線が増加している。

【 0 0 6 9 】

本実施形態のケーブル接続領域 6 0 c は、凸形状の突部であって、前記第 1 実施形態と同様、凸部一側面 6 4 u 1 側及び凸部他側面 6 4 d 1 側には、7 つのケーブル接続用ランド 6 5 a 1、6 5 b 1、6 5 c 1、6 6 a 1、6 6 b 1、6 6 c 1、6 6 d 1 が設けら

10

【 0 0 7 0 】

本実施形態において、例えば、符号 6 5 a 1 は第 1 実施形態と同様に撮像素子用電源ランドであり、符号 6 5 b 1 は第 1 実施形態と同様に第 1 I C 用電源ランドであり、符号 6 5 c 1 は第 1 実施形態のグラウンドランドに変えて構成された第 2 I C 用電源ランドであり、符号 6 6 a 1 は第 1 実施形態と略同様な同軸線外部導体用ランドであり、符号 6 6 b 1 は第 1 実施形態と同様に映像信号用ランドであり、符号 6 6 c 1 は第 1 実施形態と同様に第 1 I C 信号用ランドであり、符号 6 6 d 1 は第 1 実施形態の駆動信号用グラウンドランドに変えて構成された第 2 I C 信号用ランドである。

【 0 0 7 1 】

20

この結果、複合ケーブル 5 5 B 内を挿通する単線及び同軸線の数に比べて、ランドの数が少なくなっている。そのため、本実施形態においては、第 2 I C 6 2 B に接続されるジェネレータ用同軸線 3 6 を単線として使用するため、この同軸線 3 6 の内部導体 3 7 に外部導体 3 8 を絡げた単線みなし部 3 9 を構成している。

なお、上述したようにランドの変更及び I C、パスコンの配置位置の変更に伴って、積層基板内の配線、ビアホールも適宜変更されている。

【 0 0 7 2 】

図 1 2 に示すように各単線及び各同軸線の内部導体、外部導体を各ランド 6 5 a 1、6 5 b 1、6 5 c 1、6 6 a 1、6 6 b 1、6 6 c 1、6 6 d 1 に接続している。

すなわち、図 1 1 に示すように撮像素子電源用同軸線の内部導体である電源線 8 1 a が撮像素子用電源ランド 6 5 a 1 に接続され、その同軸線の外部導体であるグラウンド線 8 1 b は同軸線外部導体用ランド 6 6 a 1 に接続される。また、第 1 I C 電源用同軸線の内部導体である電源線 8 2 a が第 1 I C 用電源ランド 6 5 b 1 に接続され、その同軸線の外部導体であるグラウンド線 8 2 b が同軸線外部導体用ランド 6 6 a 1 に接続される。さらに、第 2 I C 電源用同軸線の内部導体である電源線 8 3 a が第 2 I C 用電源ランド 6 5 c 1 に接続され、その同軸線の外部導体であるグラウンド線 8 3 b が同軸線外部導体用ランドに接続される。

30

【 0 0 7 3 】

一方、映像信号用同軸線の外部導体 8 4 b 及び第 1 I C 信号用同軸線の外部導体 8 5 b を一纏めにした外部導体部 8 6 は、同軸線外部導体用ランド 6 6 a 1 に接続される。そして、映像信号用同軸線の内部導体 8 4 a は、映像信号用ランド 6 6 b 1 に接続され、駆動信号用同軸線の内部導体 8 5 a が第 1 I C 信号用ランド 6 6 c 1 に接続される。そして、同軸線 3 6 の単線みなし部 3 9 が第 2 I C 信号用ランド 6 6 d 1 に接続される。

40

【 0 0 7 4 】

つまり、同軸線外部導体用ランド 6 6 a 1 には、外部導体部 8 6 が接続されると共に、その外部導体部 8 6 にグラウンド線 8 1 b、8 2 b、8 3 b が依積み状態で配設され接続されている。

【 0 0 7 5 】

本実施形態においては、単線みなし部 3 9 が接続される第 2 I C 信号用ランド 6 6 d 1 を同軸線外部導体用ランド 6 6 a 1 から離間した幅広なランドに接続している。

50

【 0 0 7 6 】

このことによって、半田付け作業の際の熱が、予め外部導体部 8 6 が接続されている同軸線外部導体用ランド 6 6 a 1 に伝達されて半田を溶かす不具合が防止されるので、半田付け作業性の向上を図れる。

【 0 0 7 7 】

また、接続される信号線が太い、同軸線外部導体ランド 6 6 a 1 と第 2 I C 信号用ランド 6 6 d 1 とが離間した位置に形成されているので、半田ごてを誤って意図しない信号線に接触させることを防止することができるので、半田付け作業性の向上を図れる。

【 0 0 7 8 】

また、束ねられて太径に構成された単線みなし部 3 9、或いは外部導体部 8 6 が配置される積層基板 5 4 B の段差高さ h を太径部の外形 H を考慮して設定することにより、半田作業の際、単線みなし部 3 9、外部導体部 8 6 に半田ごてを当てやすくすることができる。

10

【 0 0 7 9 】

なお、第 1 実施形態の撮像素子ユニット 5 0 の構成において、部品の共通化を図るために複合ケーブル 5 5 B を使用する場合、余分な信号線はグラウンドに接続する。このことによって、余分な信号線が導体部に接触して発生する短絡を防止することができる。

【 0 0 8 0 】

また、図 1 3 に示すように同軸線を単線化した信号線を接続するケーブル接続用ランド 6 6 d 1 を、ケーブル接続用ランドの数が少ない側の面に設けることによって、ケーブル接続用ランド 6 6 d 1 とケーブル接続用ランド 6 5 b 1 との距離を十分に確保することができるので、半田付け作業性の向上を図ることができる。本実施形態においては、ケーブル接続用ランド 6 6 d 1 以外のケーブル接続用ランドの幅寸法を同一寸法に設定してある。なお、同軸線外部導体ランド 6 6 a 1 に接続される信号線は、映像信号用同軸線の外部導体 8 4 b 及び第 1 I C 信号用同軸線の外部導体 8 5 b を一纏めにした外部導体部 8 6、撮像素子電源用同軸線のグラウンド線 8 1 b、第 1 I C 電源用同軸線のグラウンド線 8 2 b、第 2 I C 電源用同軸線のグラウンド線 8 3 b を撚り束ねたジャンパー線 8 7 である。

20

【 0 0 8 1 】

尚、本発明は、以上述べた実施形態のみに限定されるものではなく、発明の要旨を逸脱しない範囲で種々変形実施可能である。

30

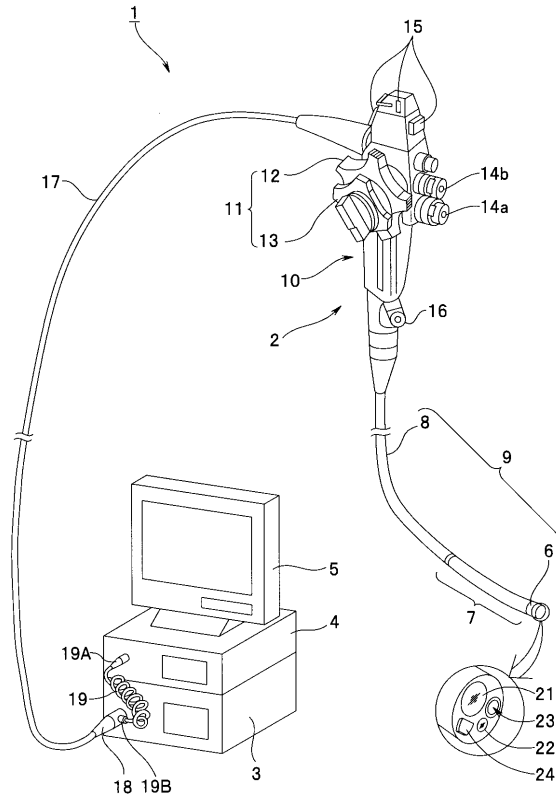
【 符号の説明 】

【 0 0 8 2 】

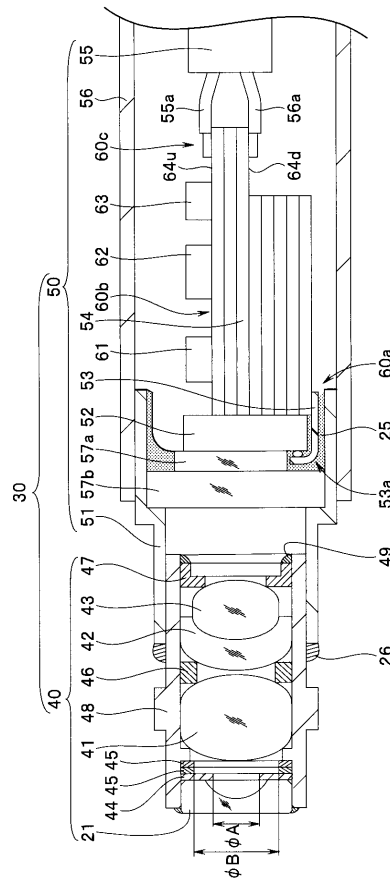
1 ... 電子内視鏡システム 2 ... 内視鏡 3 0 ... 撮像装置 5 0 ... 撮像素子ユニット
 5 1 ... 撮像ホルダ 5 2 ... 撮像素子 5 3 ... 第 1 基板 5 4 ... 積層基板
 5 5 ... 複合ケーブル 5 5 a ... 撮像素子電源用電線 5 5 b ... 電源用電線
 5 6 ... 撮像枠 5 6 a ... 映像信号用同軸線 5 7 a ... ガラスリッド
 6 0 a ... 撮像素子固定領域 6 0 b ... 素子実装領域 6 0 c ... ケーブル接続領域
 6 1 ... 撮像素子用パスコン 6 2 ... I C 6 3 ... I C 用パスコン
 7 0 ... オーバーラップ部 7 1 ... 撮像素子用パスコンランド
 7 3 ... I C 用パスコンランド 7 4、7 5 ... ピアホール

40

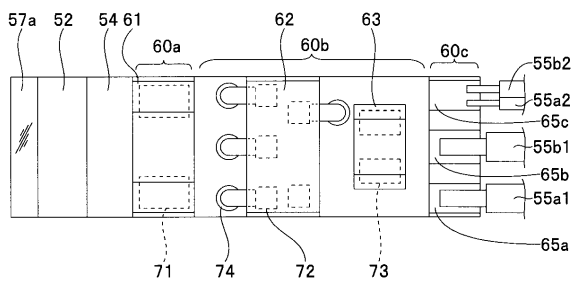
【図 1】



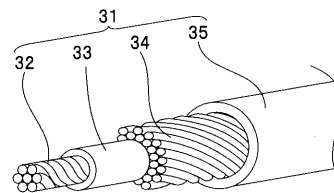
【図 2】



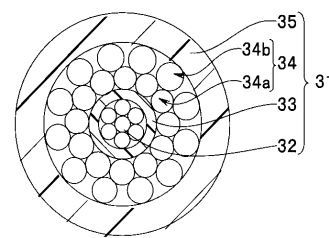
【図 3】



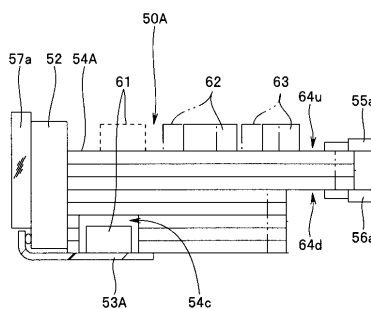
【図 5】



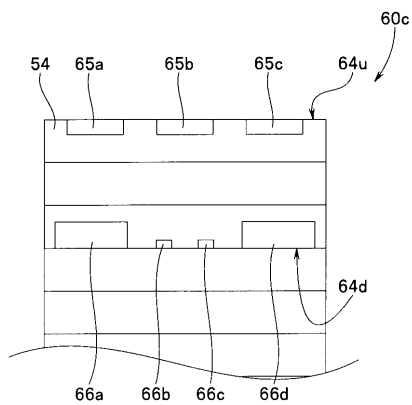
【図 6】



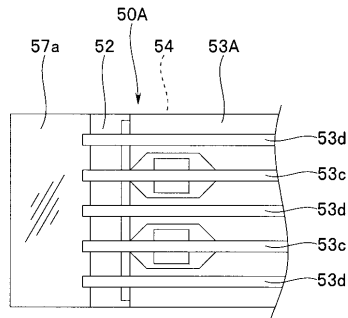
【図 7】



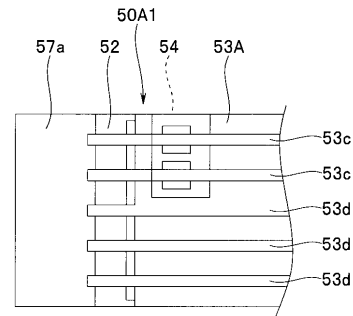
【図 4】



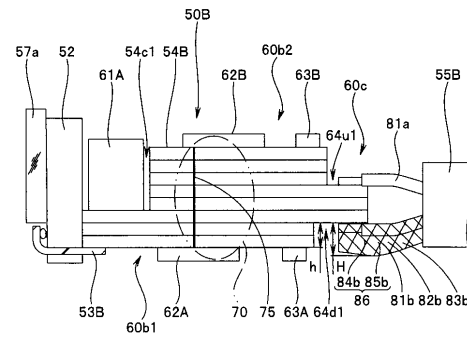
【図 8】



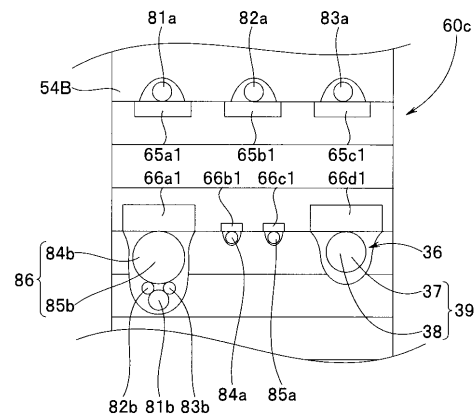
【図 9】



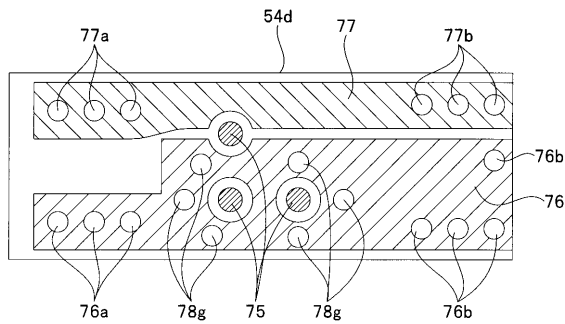
【図 10】



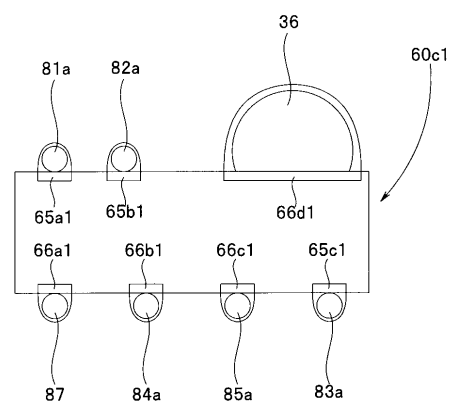
【図 11】



【図 12】



【図 13】



フロントページの続き

- (72)発明者 山下 友和
東京都新宿区西新宿六丁目２４番１号 西新宿三井ビル 日本テキサス・インスツルメンツ株式会
社内
- (72)発明者 西脇 隆浩
東京都新宿区西新宿六丁目２４番１号 西新宿三井ビル 日本テキサス・インスツルメンツ株式会
社内
- (72)発明者 溝淵 孝一
東京都新宿区西新宿六丁目２４番１号 西新宿三井ビル 日本テキサス・インスツルメンツ株式会
社内

審査官 大塚 裕一

- (56)参考文献 特開２００８－２３７９１４（ＪＰ，Ａ）
特開２００１－２５７９３７（ＪＰ，Ａ）
特開２００８－３０７２９３（ＪＰ，Ａ）
特開２００３－３０５００４（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)

A 6 1 B 1 / 0 0 ~ 1 / 3 2
G 0 2 B 2 3 / 2 4 ~ 2 3 / 2 6
H 0 4 N 5 / 2 2 5

专利名称(译)	成像设备和电子内窥镜		
公开(公告)号	JP5302138B2	公开(公告)日	2013-10-02
申请号	JP2009200734	申请日	2009-08-31
[标]申请(专利权)人(译)	奥林巴斯医疗株式会社		
申请(专利权)人(译)	オリンパスメディカルシステムズ株式会社		
当前申请(专利权)人(译)	オリンパスメディカルシステムズ株式会社		
[标]发明人	三谷貴彦 山下知暁 河内昌宏 山下友和 西脇隆浩 溝渕孝一		
发明人	三谷 貴彦 山下 知暁 河内 昌宏 山下 友和 西脇 隆浩 溝渕 孝一		
IPC分类号	A61B1/04 G02B23/24 H04N5/225		
FI分类号	A61B1/04.372 G02B23/24.B H04N5/225.D A61B1/04.530 A61B1/05 H04N5/225 H04N5/225.100 H04N5/225.500		
F-TERM分类号	2H040/GA02 2H040/GA03 4C061/AA29 4C061/CC06 4C061/JJ06 4C061/JJ15 4C061/LL02 4C061/SS01 4C061/SS03 4C161/AA29 4C161/CC06 4C161/JJ06 4C161/JJ15 4C161/LL02 4C161/SS01 4C161/SS03 5C122/DA26 5C122/EA03 5C122/EA22 5C122/EA54 5C122/FK23 5C122/GE17 5C122/GE18 5C122/GE19 5C122/GG01		
代理人(译)	伊藤 进		
审查员(译)	大冢雄一		
其他公开文献	JP2011050496A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供小型成像设备，可以获得高质量的图像。解决方案：成像装置30包括：成像元件52;第一基板53延伸到成像元件52的后侧;用于成像元件的旁路电容器61，其是专用于成像元件52的电源;IC62，其处理至少成像元件52的输出信号;用于IC的旁路电容器63，它是专用于IC62的电源;多层基板54连接在第一基板53上，其上安装有用于成像元件的旁路电容器61，IC 62和用于IC的旁路电容器63，并且多层基板54设置有用于电缆的多个焊盘65a等。连接与成像元件52，用于成像元件的旁路电容器61，IC62和用于IC的旁路电容器63分别连接。用于成像元件的旁路电容器61，IC 62，用于IC的旁路电容器63，以及用于电缆连接的多个焊盘65a等顺序地布置在成像元件52的后侧。

【 图 5 】

